

⑯ 公開特許公報 (A)

平4-134271

⑮ Int. Cl. 5

G 01 R 19/165
H 02 H 3/087
H 03 K 17/08

識別記号

庁内整理番号

⑯ 公開 平成4年(1992)5月8日

L 9016-2G
9061-5G
C 9184-5J

審査請求 未請求 請求項の数 2 (全4頁)

⑭ 発明の名称 出力回路

⑯ 特願 平2-257747

⑯ 出願 平2(1990)9月27日

⑯ 発明者 金森公則 東京都港区芝5丁目7番1号 日本電気株式会社内
⑯ 出願人 日本電気株式会社 東京都港区芝5丁目7番1号
⑯ 代理人 弁理士 桑井清一

明細書

1. 発明の名称

出力回路

2. 特許請求の範囲

(1) ドライバ回路と、

第1電圧源に接続されドライバ回路により制御される出力トランジスタと、

出力トランジスタと第2電圧源との間に接続された負荷と、

出力トランジスタと負荷との間に設けられた出力端子を流れる過電流を検出するために出力端子の電圧を参照電圧と比較するコンバレータとを有する出力回路において、

第1電圧源と第2電圧源との間に比較用トランジスタと定電流回路とを直列接続して、比較用トランジスタと定電流回路との間に上記参照電圧を発生させるとともに、比較用トランジスタの特性は出力トランジスタの特性と同等にし、比較用トランジスタのトランジスタサイズは出力トランジ

スタのトランジスタサイズと異ならせ、比較用トランジスタを出力トランジスタと同期させて制御するようにしたことを特徴とする出力回路。

(2) 上記比較用トランジスタを上記ドライバ回路で制御することを特徴とする特許請求の範囲第1項記載の出力回路。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は半導体装置等に含まれる出力回路に関し、特に出力端子に流れる電流を検出する過電流検出回路に関する。

【従来の技術】

従来、この種の出力回路は、第3回に示すように、ドライバ回路1で制御されるMOSトランジスタ3を含んでおり、さらに、出力端子300を流れる電流を検出するために、出力端子300の電位V0を定電圧回路7で発生したリファレンス電圧Vrとコンバレーター5で比較していた。例え

ば、MOSトランジスタ3のオン抵抗を R_{ON} とし、出力端子300に流れる電流を I_0 とすれば $V_0 = R_{ON} \cdot I_0$ であり、コンパレーター5の電流検出信号は $V_r = V_0 = R_{ON} \cdot I_0$ になると反転する。従ってこの回路の電流検出値は $I_0 = V_r / R_{ON}$ で表され、 $I_0 > V_r / R_{ON}$ のとき過電流と判断される。

[発明が解決しようとする課題]

上述した従来の出力回路は、出力端子電圧 V_0 をリファレンス電圧 V_r と比較しており、 $V_r < V_0$ の時は定常電流値と判定し、 $V_r > V_0$ の時は過電流と判断する。これは出力トランジスタが十分にオン状態となる限りは正常に機能するが、出力をオフするときも $V_r > V_0$ となり、過電流と判定してしまうため、出力オフ時は電流検出信号を禁止する必要がある。MOSトランジスタ3がオフからオンに、またはオンからオフに移行する過渡期には、コンパレーター5が誤判定してしまうため、この過渡期もコンパレーター5の判定を禁止する必要があり、この過渡期に真の過電流の検出が遅くなるという問題点があった。

[課題を解決するための手段]

本発明の要旨は、ドライバ回路と、第1電圧源に接続されドライバ回路により制御される出力トランジスタと、出力トランジスタと第2電圧源との間に接続された負荷と、出力トランジスタと負荷との間に設けられた出力端子を流れる過電流を検出するために出力端子の電圧を参照電圧と比較するコンパレータとを有する出力回路において、

第1電圧源と第2電圧源との間に比較用トランジスタと定電流回路とを直列接続して、比較用トランジスタと定電流回路との間に上記参照電圧を発生させるとともに、比較用トランジスタの特性は出力トランジスタの特性と同等にし、比較用トランジスタのトランジスタサイズは出力トランジスタのトランジスタサイズと異ならず、比較用トランジスタを出力トランジスタと同期させて制御するようにしたことである。

[発明の作用]

出力トランジスタと比較用トランジスタは同期してオン状態とオフ状態との間で切り換えられる。出力トランジスタと比較用トランジスタは異なるものの、トランジスタの特性は同一なので、切り換えの過渡期における出力端子に発生する電圧変化は参照電圧の電圧変化と類似している。したがって、コンパレータは出力端子の過電流を出力トランジスタの過渡期における電圧変動にかかわらず判断することができる。

[実施例]

次に本発明の実施例について図面を参照して説明する。

第1図は本発明の第1実施例の等価回路図である。1はドライバ回路、3は出力トランジスタ、2は出力トランジスタ3と同等の特性でトランジスタサイズの異なる比較用トランジスタ、4は定電流回路、5はコンパレータ、6は負荷、100は出力端子である。これはハイサイドスイッチの

例である。トランジスタ3とトランジスタ2のトランジスタサイズの比を $n:1$ とし、定電流回路4を流れる電流値を I_S としたとき、出力端子100に流れる電流 I_0 の過電流検出値は、 $V_S = V_0$ の時であり、従って、 $I_0 / I_S = I_S \cdot n$ で表せる。本実施例の場合、出力トランジスタ3がオフからオンに、オンからオフに移行する過渡期は、出力トランジスタ3と比較用トランジスタ2は同等の特性であり、しかも同一のドライバー回路1でドライブされているので、過渡期の電圧も同様に変化し、従来方式のような誤判定はない。従って、オフからオンにオフからオフに移行する過渡期の電流検出信号 I_0 / I_S を禁止する必要がない。

第2図は本発明の第2実施例を示す等価回路図である。この実施例では出力形式がローサイドスイッチになっているが、構成及び動作は第1実施例と同様なので対応する構成に同一の符号のみ付して説明を省略する。

[発明の効果]

以上説明したように本発明は、出力トランジスタと、出力トランジスタを同等の特性を有しトランジスタサイズの異なる第2のトランジスタを備え、出力トランジスタの出力電極は出力端子として負荷を接続し、第2のトランジスタの出力電極には定電流回路を接続し、ゲートは同一のドライバー回路でドライブし、それぞれの出力電極の電位を比較して電流検出することにより、出力のオフ→オンまたはオン→オフ過渡期の禁止が不要になり、過電流検出応答を速くすることができるという効果がある。

従来回路であれば過電流検出応答速度は数10～数100μSの遅れができるが、本発明によれば遅れ時間はほぼコンバレータの応答速度となり数μS以下にできる。

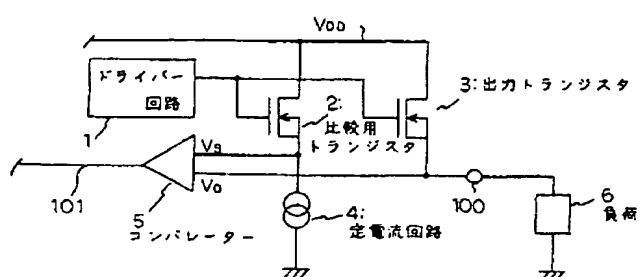
4. 図面の簡単な説明

第1図は本発明の第1実施例を示す等価回路図、第2図は本発明の第2実施例を示す等価回路図、第3図は従来例の等価回路図である。

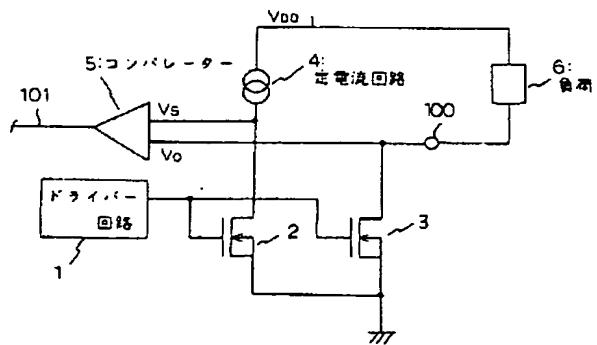
- 1 ドライバー回路、
- 2 比較用トランジスタ、
- 3 出力トランジスタ、
- 4 定電流回路、
- 5 コンバレータ、
- 6 負荷、
- 7 定電圧回路、
- 100 出力端子。

特許出願人 日本電気株式会社

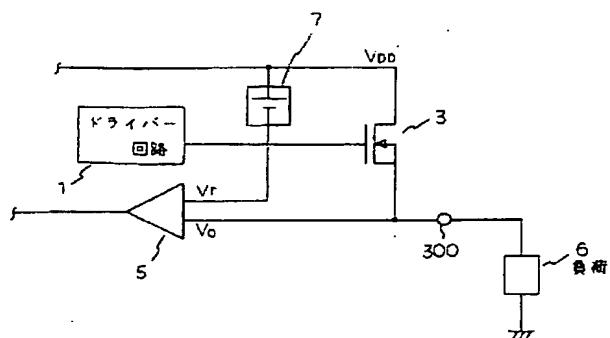
代理人 弁理士 桑井 清一



第1図
第1実施例の回路図



第2図
第2実施例の回路図



第3回 従系例の回路図

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-134271

(43)Date of publication of application : 08.05.1992

(51)Int.CI.

G01R 19/165
H02H 3/087
H03K 17/08

(21)Application number : 02-257747

(71)Applicant : NEC CORP

(22)Date of filing : 27.09.1990

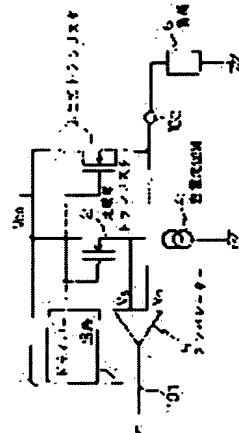
(72)Inventor : KANAMORI KIMINORI

(54) OUTPUT CIRCUIT

(57)Abstract:

PURPOSE: To quicken the response in over-current sensing, by generating a reference voltage between a transistor for comparison and a constant current circuit.

CONSTITUTION: The over-current sensing value of the current 10 flowing in an output terminal 100 can be represented by $I/O = IS \cdot n$ when $VS = VO$, where (n) derives from the ratio n:1 of the transistor 3 size to the transistor 2 size, and IS represents the current value flowing in a constant current circuit 4. Therein the output transistor 3 and the transistor 2 for comparison have the same characteristic in the transient where the output transistor 3 transfers from off to on, or vice versa, and also are driven by the same driver circuit 1, so that the voltage at the transient varies in the same manner, wherein there is no fear of mis-judging likely according to the conventional system. Therefore, it is no more necessary to prohibit a current sensing signal 101 in the transient from off to on, or vice versa. Accordingly a comparator can judge the overcurrent at the output terminal irrespective of voltage variation in the transient of the output transistor.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office